

Технически университет – София



***Лабораторен макет  
за демонстрация на основни  
електронни схеми и устройства***

Концепцията е разработена от доц. д-р инж. *Димитър Алексиев*  
с активното съдействие на доц. д-р инж. *Тодор Савов*

Изработката на макетите е финансирана от фирма "SAVENA"

Упражненията са подготвени от доц. д-р инж. *Димитър Алексиев* с помощта на ст. ас. инж. *Ангел Марков*

София, 2010 г.

## **Съдържание**

### *Част първа*

1. Начин на работа, възможности на макета
2. Упражнения по дисциплината "Електроника" от учебния план на Стопански факултет

### *Част втора – Приложения*

1. Принципи схеми на отделните елементи от макета
2. Протоколи за упражненията

## ***Част първа***

За упражненията е разработен лабораторен макет, на който са поместени няколко основни устройства. Това дава възможност за изучаването както на отделните схеми, така и на комбинации от тях. Всяко от устройствата е номерирано, а принципните им схеми са разположени на седем листа. Макетът е разделен на две части, лявата включва различни цифрови устройства, а дясната — няколко аналогови.

За правилната работа на устройствата са необходими три напрежения: +5 V за цифровата част и +15 (+12) V, –15 (–12) V за аналоговата част. Тези напрежения се подават на макета през съединителите (куплунзите) 14 (за +5 V) и 32 за ( $\pm 15$  V).

Включването на измервателни уреди като осцилоскоп и волтметър става чрез подходящи кабели през групите 30 и 9. Връзките между устройствата се осъществяват с подготвените за целта проводници.

С този макет е предвидено да бъдат проведени девет упражнения за студентите от втори курс на Стопанския факултет:

1. Стабилизатори на напрежение
2. Генератори
3. Основни схеми с операционен усилвател I
4. Основни схеми с операционен усилвател II
5. Логически елементи
6. Дешифратори и броячи
7. Преместващи регистри
8. Цифрово-аналогови преобразуватели
9. Аналогово-цифрови преобразуватели

## ***I. Стабилизатори на напрежение***

**Цел на упражнението:** Запознаване на студентите с лабораторния макет, включване на измервателните уреди и провеждане на измервания с тях.

Първата задача е да се разучи какви източници на постоянно напрежение са предвидени на макета, да се измерят техните стойности с помощта на волтметър и осцилоскоп. Тези напрежения ще се използват при провеждането на следващите упражнения.

На лабораторния макет са разположени три групи за задаване на напрежения с различни стойности и с различно предназначение:

- *Група 29* — стабилизирани захранвания за +5 V и – 5 V. Допълнително чрез делител на напрежение се получават + 2,5 V и – 2,5 V.
- *Група 23* — потенциометър, който може да се свързва към различни напрежения посредством мостчета (JUMPER на английски) — JP и JM. В резултат може да се получат напрежения в интервала от –15 (–12) V до +15 (+12) V.
- *Групи 1 и 2* — осем бутона, които при натиснато и отпуснато състояние дават две различни напрежения на изходите C0 до C3 и на всеки един от четирите изхода на DATA1 и DATA2.

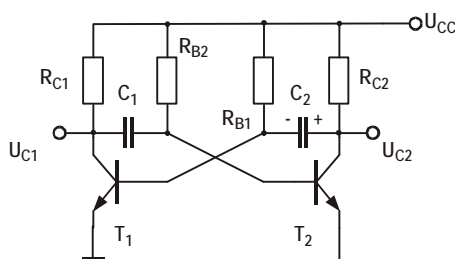
## II. Генератори

**Цел на упражнението:** Запознаване с възможностите за реализиране на генератори на правоъгълни сигнали, с работата на транзисторите в ключов режим, както и измерване на честота и период с помощта на осцилоскоп.

На платката са предвидени няколко възможности за демонстрация на генератори на правоъгълни сигнали. В това упражнение ще бъдат разгледани две от тях – мултивибратор с транзистори и специализирана интегрална схема CD 4060.

### 1. Мултивибратор с транзистори

Мултивибраторите са двустъпални усилватели, при които изходът на единия транзистор е свързан с входа на другия. Това поражда силна положителна обратна връзка, благодарение на която схемата е нестабилна и се самовъзбужда. В резултат двата транзистора сменят непрекъснато състоянието си (отпушен, запушен) и в колекторите им се получават правоъгълни импулси с амплитуда, почти равна на захранващото напрежение.



Нека да приемем, че в един момент транзисторът  $T_1$  се запущва, а  $T_2$  се отпушва. В този момент кондензаторът  $C_1$  се зарежда експоненциално през колекторния резистор  $R_{C1}$  и отпушения транзистор  $T_2$ . Максималната стойност, до която може да достигне напрежението върху кондензатора, е стойността на захранващото напрежение  $U_{CC}$ . Действителната стойност зависи от големината на кондензатора и времето за заряд.

От същия момент през  $R_{B1}$  и  $T_2$  започва презареждане на кондензатора  $C_2$ , който е бил зареден през предишния полупериод до някаква стойност с указаната на фигурата полярност. Отрицателният потенциал на  $C_2$  фактически поддържа  $T_1$  запушен. Вследствие на презареждането потенциалът на базата на  $T_1$  ще се промени от минус в плюс и когато достигне напрежението на отпушване на  $T_1$  (0,5 – 0,6 V), ще настъпи смяна на състоянието на двата транзистора –  $T_1$  ще се отпуши, а  $T_2$  ще се запуши.

Продължителността на времеинтервалите, през които транзисторите  $T_1$  и  $T_2$  са запущени, се определя по формулата

$$T_{1(2)} = \tau_{1(2)} \cdot \ln \frac{2U_{CC}}{U_{CC} - U_{cesat}} \approx \tau_{1(2)} \cdot \ln \frac{2U_{CC}}{U_{CC}} = 0,7 \cdot \tau_{1(2)},$$

където  $\tau_1 = R_{B1} \cdot C_2$ , а  $\tau_2 = R_{B2} \cdot C_1$ .

На макета мултивибраторът е разположен в група 25, а схемата му е показана на лист 7. За да може да се получат различни импулсни поредици, са предвидени кондензатори с две различни стойности – 0,22  $\mu\text{F}$  и 1,0  $\mu\text{F}$ . Допълнително са включени диодите DA1 и DA2, за да подобрят фронта на импулсите по време на запущването на транзисторите. Фронтът става по-стръмен, тъй като диодите се запущват и зарядният ток на съответния кондензатор тече през RA1 (RA2), а не през колекторния резистор на транзистора.

## *2. Генератор с ИС 4060*

Генераторът със специализираната интегрална схема CD4060 е разположен в група 5 на макета, а схемата му е показана на лист 2. Чрез подбиране на двата резистора RG1 и RG2 и кондензатора CG се определя най-високата честота на генерирания сигнал. Този сигнал се получава на изход 4. Чрез деление се получават още девет сигнала с честоти, кратни на основната. За експерименти са предвидени два постоянни резистора RG1 и RG2 и два кондензатора CG1 и CG2. При определянето на честотата участва в единия вариант CG1, а в другия – сумата от CG1 и CG2.

## **III. Основни схеми с операционен усилвател**

**Цел на упражнението:** Усвояване на основните схеми на свързване на операционните усилватели (ОУ) с отрицателна обратна връзка; демонстриране на възможностите за използване на операционния усилвател като сравняващо устройство.

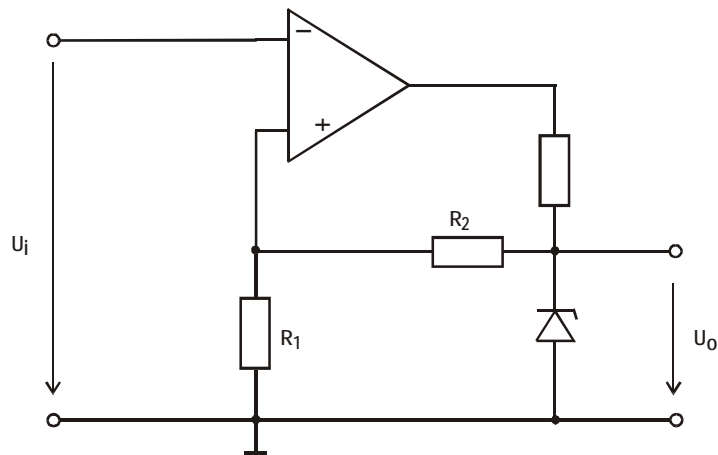
Операционните усилватели са интегрални постояннотокови усилватели с диференциален вход, с голям коефициент на усилване по напрежение ( $A_d$ ), голямо входно ( $R_i$ ) и малко изходно ( $R_o$ ) съпротивление. Те работят обикновено с външна обратна връзка, но може да се използват и без обратна връзка. В зависимост от вида на обратната връзка ОУ се използват за усилване (при ООВ) и генериране на сигнали с различна форма (при ПОВ).

Операционните усилватели имат два входа – инвертиращ и неинвертиращ, и един изход. Те усилват разликата от двете входни напрежения, като изходното напрежение е  $U_o = A_d \cdot U_{id} = A_d \cdot (U_{i1} - U_{i2})$ . В този случай ОУ работи като диференциален усилвател.  $A_d$  е диференциалният коефициент на усилване без обратна връзка и има стойност, по-голяма от  $10^5$ . Този голям коефициент на усилване се постига чрез две или три стъпала, които и определят вида на амплитудно-честотната характеристика на усилвателя без обратна връзка. От теорията на усилвателите с обратна връзка е известно, че устойчива работа е възможна само ако амплитудно-честотната характеристика пресича абсцисната ос под наклон  $-20 \text{ dB/dec}$ . Това изискване може да бъде изпълнено или като се работи с малък коефициент на усилване (което не е желателно), или като се коригира АЧХ с допълнителни външни елементи. В повечето съвременни ОУ е

предвидена вътрешна корекция, което представлява голямо удобство при работа.

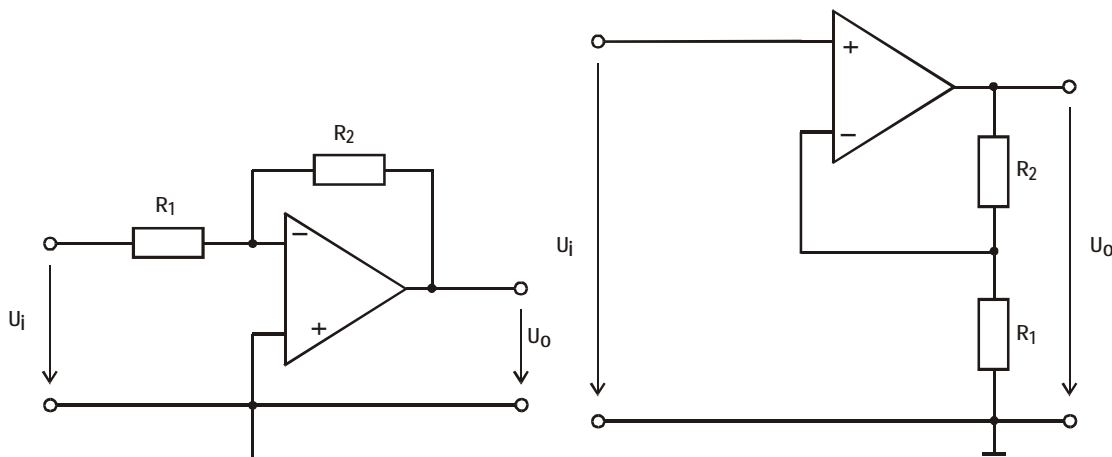
В макета е използвана интегралната схема LM 324, в която има четири операционни усилвателя от този тип. Тези четири ОУ са използвани в групите 21, 22, 23 и 24 по различен начин. В групи 21, 23, 24 се използват с включена отрицателна обратна връзка (ООВ), а в група 22 ОУ се използва като сравняващо устройство (компаратор) и работи без обратна връзка.

В изхода на компаратора напрежението има само две възможни стойности – стойността на положителното или на отрицателното захранващо напрежение. За да може да се съгласува напрежението в изхода на компаратора с допустимите напрежения за цифровите схеми, е включена допълнителна ограничителна верига от резистор и ценов диод. По този начин за  $U_0$  се получават напрежения  $+3,0\text{ V}$  или  $-0,6\text{ V}$ . Ако се добави ПОВ, се получава компаратор с хистерезис. Широчината на хистерезисната зона  $H$  е:



$$H = \frac{+3.R_1}{R_1 + R_2} + \frac{|-0,6|.R_1}{R_1 + R_2}$$

Основните схеми на ОУ с отрицателна обратна връзка са инвертиращият усилвател, неинвертиращият усилвател и повторителят.



При инвертиращия усилвател (фигурата вляво) усиленият сигнал се подава на инвертиращия вход, а обратната връзка е паралелна по напрежение.

Коефициентът на усилване се определя само от външните елементи  $R_1$  и  $R_2$  и е  $A_F = -R_2/R_1$ . Входното съпротивление се определя само от  $R_1$  ( $R_i = R_1$ ), тъй като потенциалите на двата входа са равни, а потенциалът на неинвертиращия вход е нула. Малкото изходно съпротивление намалява допълнително  $F$  пъти вследствие на обратната връзка.

При неинвертиращия усилвател (фигурата вдясно) усилваният сигнал се подава на неинвертиращия вход, а обратната връзка е последователна по напрежение, вследствие на което входното съпротивление се увеличава, а изходното намалява. Коефициентът на усилване се определя също само от външните елементи  $R_1$  и  $R_2$  и е  $A_F = 1 + (R_2/R_1)$ .

Повторителят е вариант на неинвертиращия усилвател, при който  $A_F = 1$ . За да се получи този коефициент, трябва  $(R_2/R_1) = 0$ . За целта  $R_1$  трябва да отпадне, а в някои случаи и  $R_2 = 0$ .

На макета схемата на повторителя е използвана в група 23 – потенциометър. Това е необходимо, тъй като съпротивлението на потенциометъра е много голямо – 100 k $\Omega$ . Потенциометърът представлява фактически променлив делител на напрежение и ако товарното съпротивление, включено към потенциометъра, е малко, ще шунтира частта между плъзгача и маса. Поради много малкото изходно съпротивление на повторителя към него може да се включи всякакъв товар.

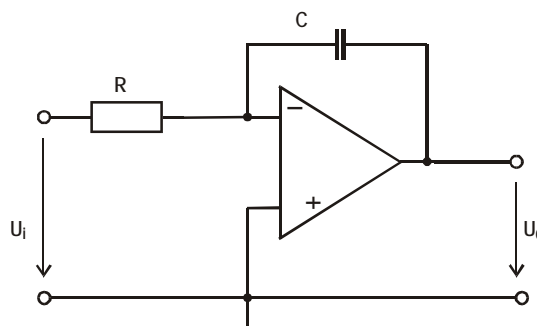
В група 21 към ОУ са предвидени два резистора по 10 k $\Omega$ , чрез които да се реализират стойности 10 k $\Omega$  и 5 k $\Omega$  за  $R_2$ .  $R_1$  не е предвидено, за да може ОУ да се използва като преобразувател на ток в напрежение. За да се получи инвертиращ усилвател, може да се използва за  $R_1$  резистор от група 27.

В група 24 резисторът в обратната връзка е заменен с кондензатор. По този начин се получава интегратор. Това е устройство, чието изходно напрежение се получава в резултат на интегрирането на входното напрежение, а именно:

$$u_o = -\frac{1}{RC} \int u_i dt + D,$$

където  $D$  е константа, която показва началните условия.

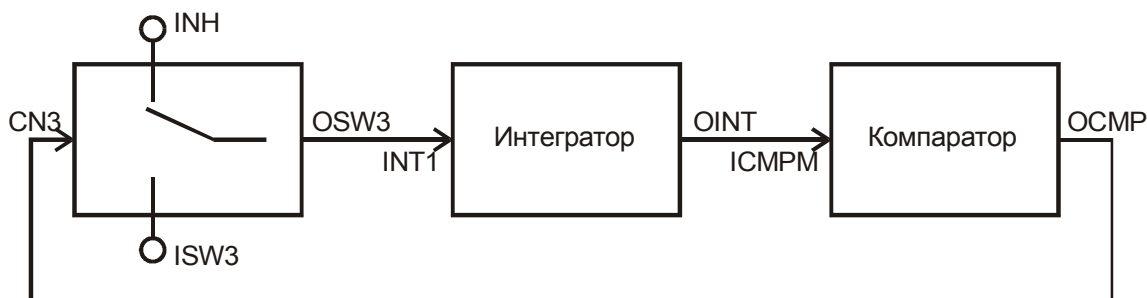
От формулата следва, че ако входното напрежение стане равно на нула, то  $U_0 = D$ , което означава, че напрежението в изхода трябва да остане постоянно. В реалните случаи това обикновено не е така, тъй като през кондензатора тече входният ток на операционния усилвател, колкото и да е малък, а и кондензаторът има собствени утечни токове. Вследствие на тези две причини напрежението в изхода на интегратора много бавно се изменя.





Когато на входа на интегратора се подаде постоянно напрежение, изходното напрежение линейно ще нараства или намалява в зависимост от знака на входното напрежение.

Чрез използване на интегратор и компаратор с хистерезис може да се получи генератор за триъгълно и правоъгълно напрежение. Както е показано на фигурата, за целта е достатъчно да се добави един управляем ключ, който да свързва входа на интегратора към две противоположни по знак напрежения. Тогава напрежението на изхода на интегратора ще се изменя линейно или в посока  $+E$ , или в посока  $-E$ . Компараторът сравнява това линейно изменящо се напрежение с двете прагови нива и в зависимост от резултата от сравнението подава подходящо напрежение на входа на интегратора.



В група 26 на макета има предвидени четири електронно управляеми ключа. Управлението става с напрежение (0 V или +5 V) по вход CN3 за ключ номер 4.

Как може да се реализира това устройство на макета, е показано на следващата седма страница.

#### IV. Логически елементи

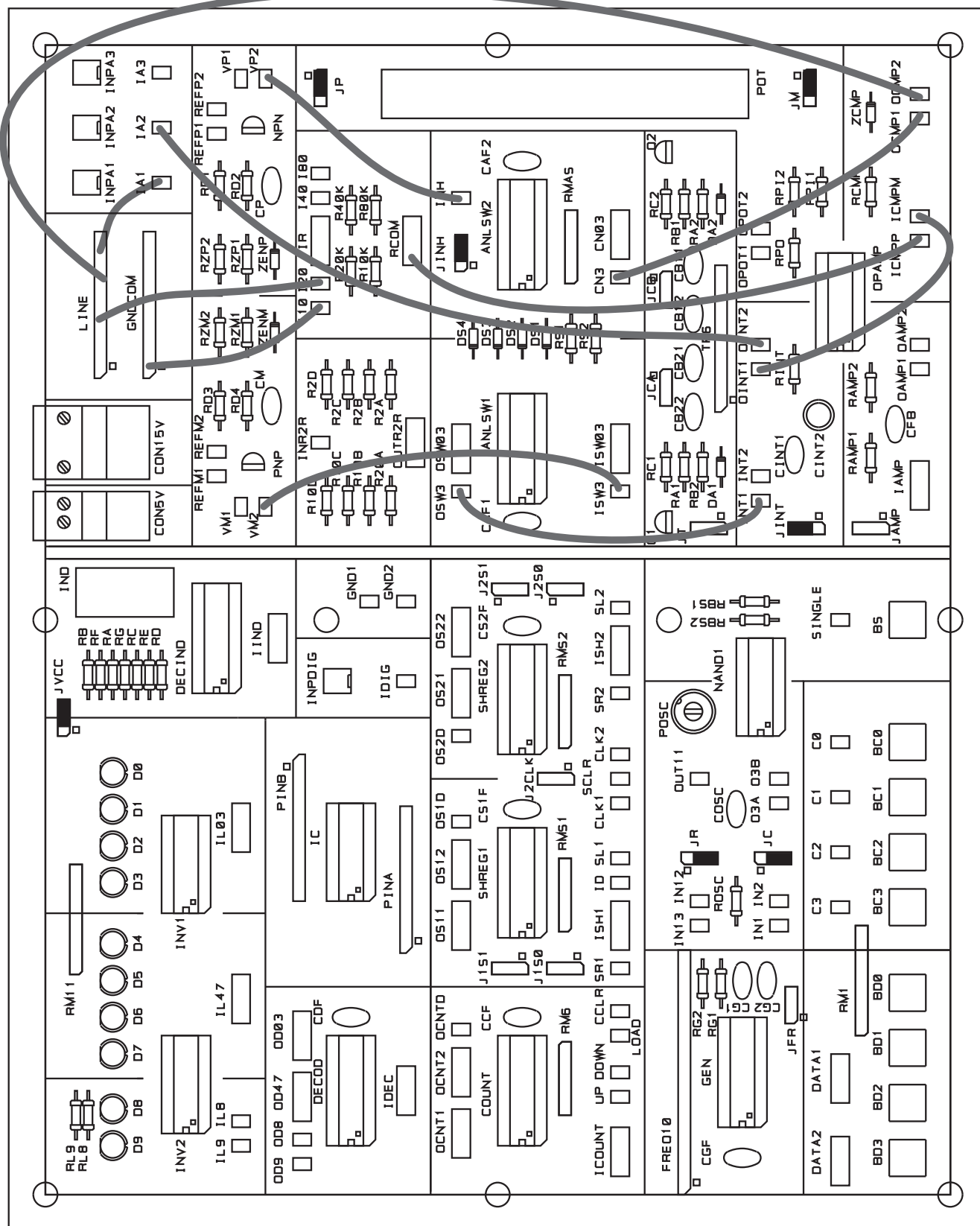
**Цел на упражнението:** Затвърждаване на теоретичните знания за цифрови интегрални схеми, и по-специално за основните TTL логически елементи.

Група 10 представлява цокъл за интегрални схеми с 14 извода (Dual in line) и захранване +5 V на 14-и извод и маса (0 V) на 7-и извод. Изводите от 1 до 6 и от 8 до 13 са изведени в две редици паралелно на цокъла.

На този цокъл може да се поставят различни интегрални схеми, които отговарят на горните условия, за да се изследват техните функционални възможности. Чрез тази допълнителна интегрална схема може да се разширят възможностите на макета и да се реализират по-сложни устройства.

**Внимание!** В група 10 (лист 4) са показани изводите на логическите елементи в интегралната схема 7400 (И-НЕ). За други интегрални схеми разположението на входовете и изходите не е същото!

При проверката на логическите нива може да се използват 10-те светодиода от група 12. Всеки диод се управлява през инвертиращ буфер, така че светодиодът свети при логическа единица и не свети при логическа нула.



## Генератор на правоъгълно и триъгълно напрежение

## **V. Индикация, дешифратори и броячи**

**Цел на упражнението:** Затвърждаване на теоретичните знания за цифрови интегрални схеми. Запознаване с броячи, дешифратори, както и с възможностите за реализация на цифрова индикация.

Различават се два типа индикация – статична и динамична. При статичната индикация всеки индикатор (разред) се управлява от отделен дешифратор. Поради това с увеличаването на броя на индикаторите расте и броят на дешифраторите, а оттам и броят на ограничаващите резистори и броят на връзките. Ето защо при индикации с повече от четири разреда се предпочита използването на динамична индикация.

За изобразяването на цифри най-често се използват седемсегментни индикатори. Чрез подходяща комбинация на сегментите може да се опише всяка цифра. За управлението на индикаторите трябва дешифратори, които да разпознаят подадената на входа комбинация от нули и единици в двоично-десетичен код (BCD) и да подадат сигнал към съответните сегменти на индикатора.

В макета (група 13) е вграден седемсегментен индикатор със светодиоди (всеки сегмент представлява един светодиод). Анодите на диодите във всеки индикатор са свързани накъсо и са свързани към +5 V. Катодите са свързани към седемсегментен дешифратор през резистори, които ограничават тока през изходния транзистор на дешифратора, когато е отпушен. Светването на всеки сегмент се управлява по катодната верига. Съществуват дешифратори, които могат да управляват индикатора така, че освен цифрите от 0 до 9 да бъдат изписвани и буквите от A до F. В макета е вграден дешифратор, който е предвиден само за цифрите, а вместо буквите се изписват символи.

Съществуват също така дешифратори, които не са предвидени за управление на индикатори. Те имат толкова изходи, колкото комбинации от нули и единици могат да разпознават. При четири входа комбинациите са 16. Дешифратор, който разпознава всичките комбинации, се нарича пълен дешифратор и има 16 изхода. Дешифраторите, които разпознават само комбинациите от 0 до 9, се наричат десетични и имат 10 изхода. Такъв дешифратор е вграден в макета (група 11). При разпознаване на подадената на входа комбинация се получава нула на съответния изход. Работата на този дешифратор може да се наблюдава, като се използват 10-те светодиода от група 12.

Двоично-десетичният код на входа на дешифратора може да бъде подаден или чрез бутоните, предвидени на макета (групи 1 и 2), или от изходите на друга схема – брояч или регистър. На макета има предвиден реверсивен брояч до 10 (група 6). Съдържанието му може да се променя или чрез подаване на поредица импулси на тактовите входове за броене напред (UP) и назад (DOWN), или чрез паралелно зареждане (LOAD) на информацията от паралелните входове (ICOUNT). Може да се използват както единични импулси от изхода на бутона (SINGLE), така и импулсите, получени на изходите на генератора.



## VI. Преместващи регистри

**Цел на упражнението:** Затвърждаване на теоретичните знания за цифрови интегрални схеми. Запознаване с възможностите, които предлагат преместващите регистри.

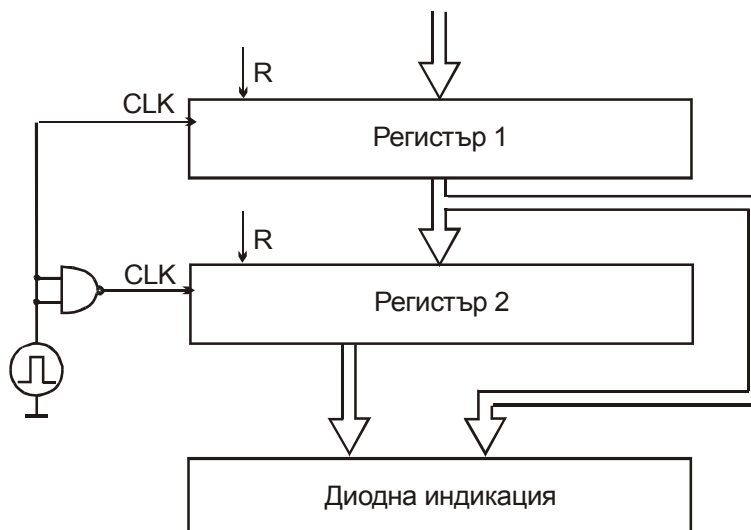
Преместващият регистър е съставен от D-тригери. Предназначен е да съхранява информация в двоичен код. В зависимост от възможностите на регистъра тази информация може да се премества наляво или надясно. Поради това, че са използвани D-тригери, всяко действие се извършва при нарастващия фронт на тактовия импулс.

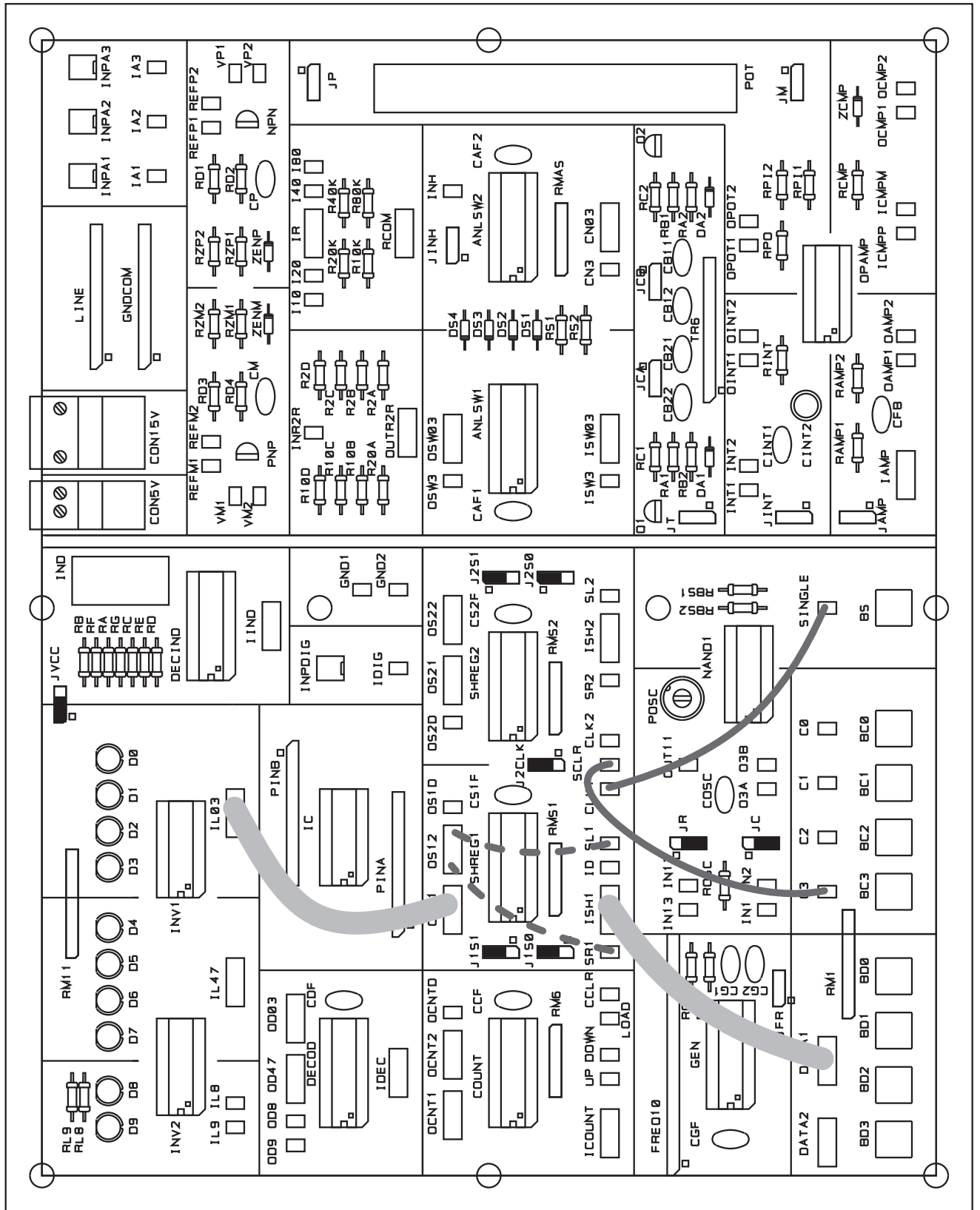
В макета са използвани два 4-битови преместващи регистъра 74194 (група 7). Двоичната информация може да се зарежда паралелно или последователно при постъпване на тактов импулс в зависимост от състоянието на входовете S0 и S1.

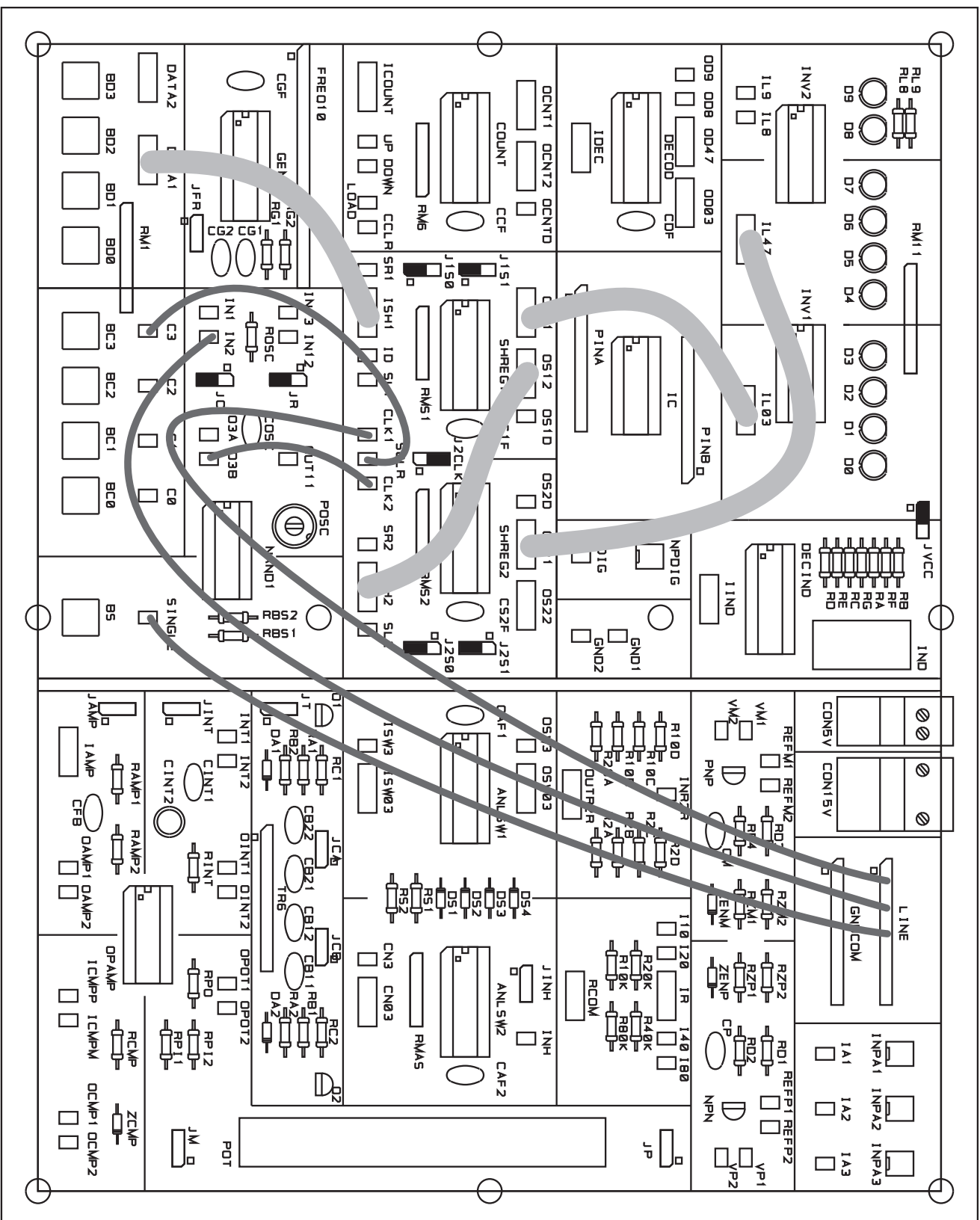
S1	S0	Действие
0	0	работата е забранена (възможно е само нулиране)
0	1	преместване $Q_0$ към $Q_3$ (постъпва състоянието на SR)
1	0	преместване $Q_3$ към $Q_0$ (постъпва състоянието на SL)
1	1	паралелно зареждане (записват се състоянията на входовете A, B, C, D)

Наличието на два регистъра дава възможност за демонстрация на паралелно преместване на информация, в случая 4 бита. Тази информация може да се подаде чрез бутоните на входовете A, B, C, D на първия регистър. Изходите му трябва да се свържат с паралелните входове на втория, както е показано на фигурата. Тактовете на двата регистъра трябва да се подават последователно. Това може да се постигне чрез инвертиране на тактовия сигнал за втория регистър (вж. стр. 12).

Информацията ще се намира в първия регистър за време, равно на продължителността на тактовия импулс. Ако се използва бутонът за единичен импулс (група 3), това ще бъде времето, за което бутонът е натиснат.



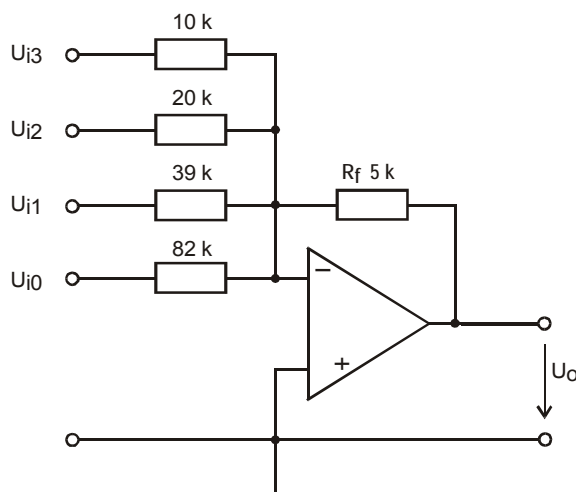




## VII. Цифрово-аналогови преобразуватели

**Цел на упражнението:** Затвърждаване на теоретичните знания за цифрово-аналоговото преобразуване. Същевременно се разширяват познанията за възможностите за използване на операционните усилватели и броячите.

За преобразуване на цифров код в аналогово напрежение най-често се използва принципът на сумиране на токове, чиито стойности са кратни на степените на две, например 1, 2, 4, 8, ..., след което сумарният ток се преобразува в напрежение. На следващата фигура е показан пример за получаване на четири различни тока чрез четири резистора при еднакви входни напрежения.



Изходното напрежение се получава по формулата

$$U_o = -R_f \left( \frac{U_{i3}}{10k} + \frac{U_{i2}}{20k} + \frac{U_{i1}}{40k} + \frac{U_{i0}}{80k} \right)$$

Точността на изходното напрежение зависи от точността на входните напрежения и на резисторите, чрез които се определя големината на токовете.

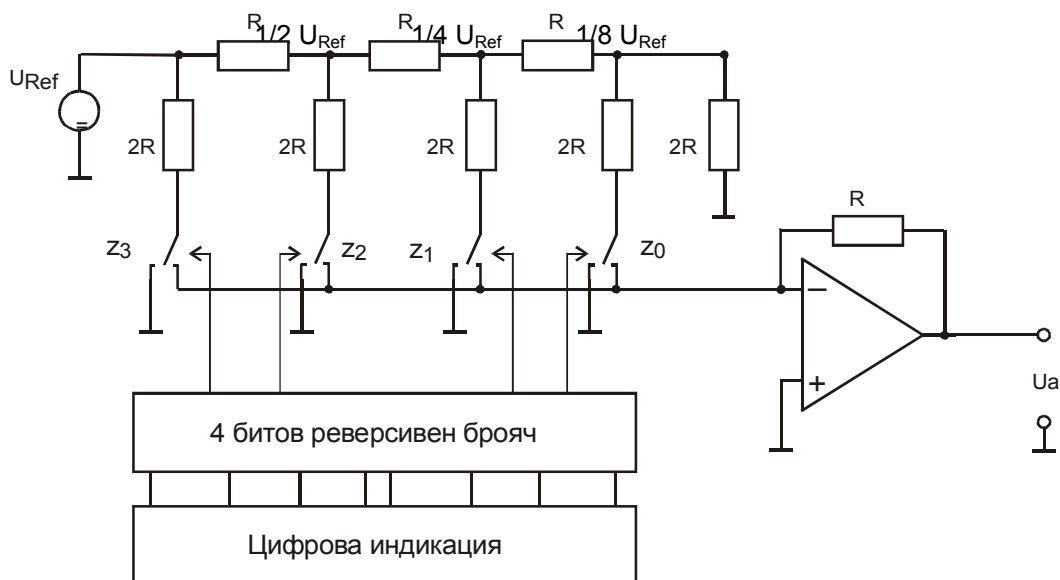
Този принцип може да бъде проверен на макета, като се използват резисторите от група 27 (с толеранс 5%) и преобразувателят ток – напрежение от група 21. На страница 15 е показано как трябва да изглеждат връзките между отделните елементи.

Предвидено е входните напрежения да се подават ръчно чрез проводници. В действителност винаги се използва едно стабилно (опорно) напрежение  $U_{ref}$ , което се подава към отделните входове чрез ключове, управлявани от отделните разреди (битове) на едно двоично число. Ключът е затворен при логическа единица (тече ток) и е отворен при логическа нула (ток не тече).

На следващата фигура е представен подобрен вариант на ЦАП, при който задаването на токовете става чрез т. нар. R-2R матрица. Това решение е по-добро, понеже отделните токове се получават чрез разделяне на опорното напрежение  $n$  пъти на две и използването само на две стойности на резисторите. Това подобрява точността на задаване на токовете, а и технологично е по-просто за реализация.



Точността на преобразуване се подобрява и ако се използват двупозиционни ключове, както е показано на фигурата. В този случай се гарантира еднакво натоварване на източника на опорното напрежение, тъй като при отворен ключ токът тече към маса (потенциал 0 V), а при затворен – към точката за сумиране, която също има потенциал 0 V (виртуална маса). Това следва от принципа на работа на операционните усилватели с отрицателна обратна връзка, а именно – двата входа на операционния усилвател имат винаги еднакъв потенциал ( $U_N = U_P$ )!



Цифровият код може да се задава по различен начин. На фигурата е използван четириразреден реверсивен брояч, което е съобразено с възможностите на макета.

На страница 16 са показани връзките, необходими за реализация на описания ЦАП. За целта трябва да се използват ПНТ (група 21), R-2R матрица (група 28), реверсивен брояч (група 6), седемсегментна индикация (група 13) и в ролята на ключове – двувходови мултиплексери (група 26).

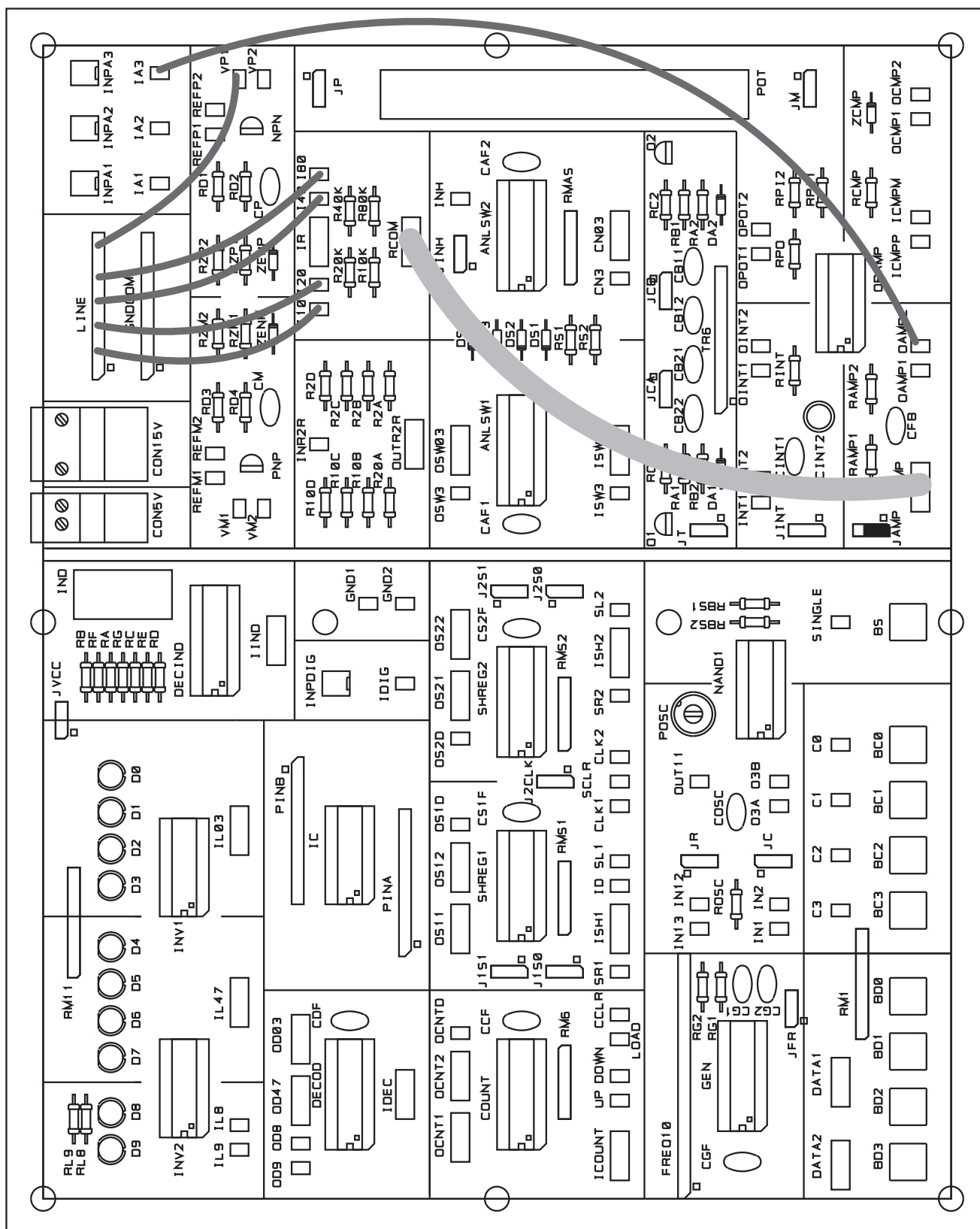
## VIII. Аналогово-цифрови преобразуватели

**Цел на упражнението:** Затвърждаване на теоретичните знания за аналогово-цифровото преобразуване.

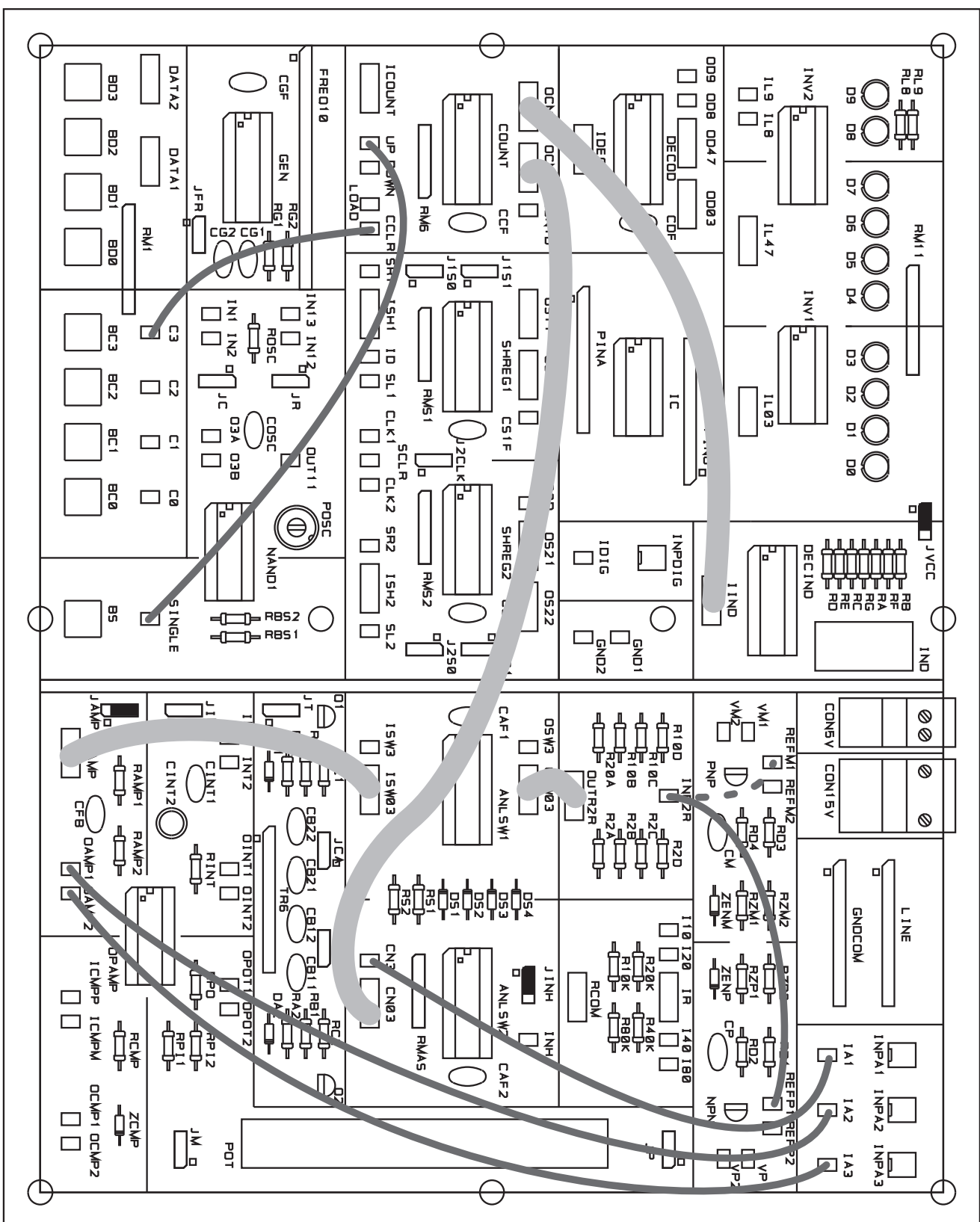
Преобразуването на аналогов сигнал в цифров код може да се осъществи по няколко метода:

1. Аналоговото напрежение се сравнява едновременно с всички възможни за обхвата нива. Получените резултати в изходите на компараторите се шифрират в цифров код. Това е най-бързият метод, но изисква много елементи. Нарича се непосредствено преобразуване.

2. Аналоговото напрежение се сравнява с друго напрежение, което се изработва чрез цифрово-аналогов преобразувател. Има няколко разновидности в зависимост от това, по какъв алгоритъм се изработва напрежението от цифрово-аналоговия преобразувател.



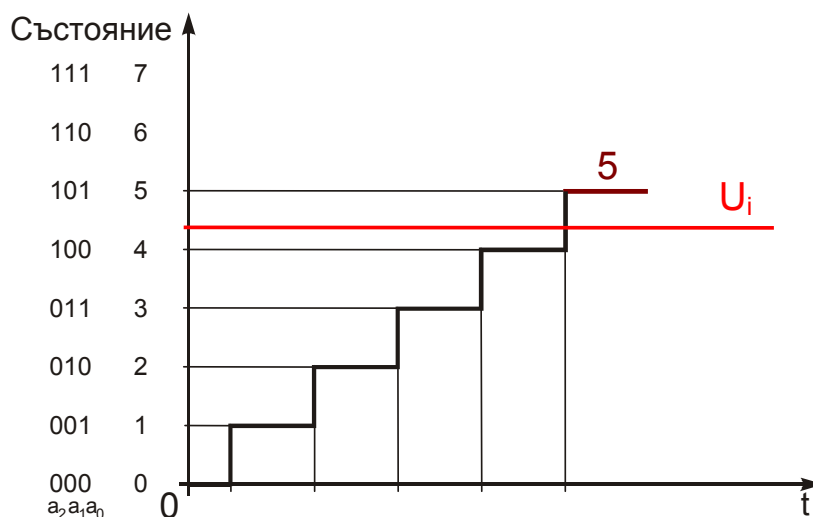
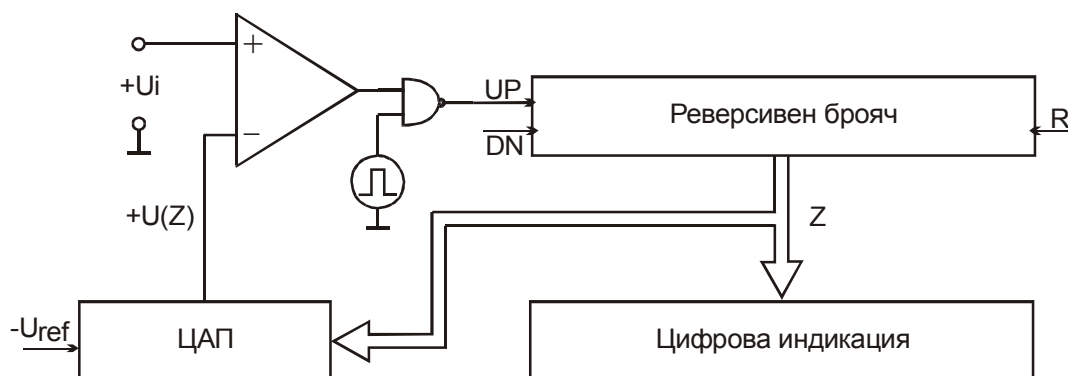
## ЦАП със стойности на резисторите по степените на 2



ЦАП с R-2R матрица

3. Аналоговото напрежение първо се преобразува в друга (междинна) величина, например времеинтервал или честота, след което тази величина се преобразува в цифров код.

С предвидените на макета елементи могат да се демонстрират аналогово-цифрови преобразуватели от втора и трета група. На следващата фигура е показан АЦП (от втората група), при който входното положително напрежение  $U_i$  се сравнява чрез компаратор с напрежението  $U(z)$ , изработвано от изхода на един ЦАП. Както е показано и на времедиagramата докато входното напрежение е по-голямо от  $U(z)$ , компараторът дава разрешение тактовите импулси от генератора да постъпват към входа UP на брояча, чието състояние се изменя от нула към 15. Тъй като изходите на брояча са свързани към входовете на цифрово-аналоговия преобразувател, напрежението  $U(z)$  нараства стъпално, като винаги започва от нула. Когато двете напрежения се изравнят, компараторът сработва и забранява достъпа на тактови импулси към брояча. В този момент в изхода на брояча се установява цифровият код, който отговаря на големината на входното напрежение.



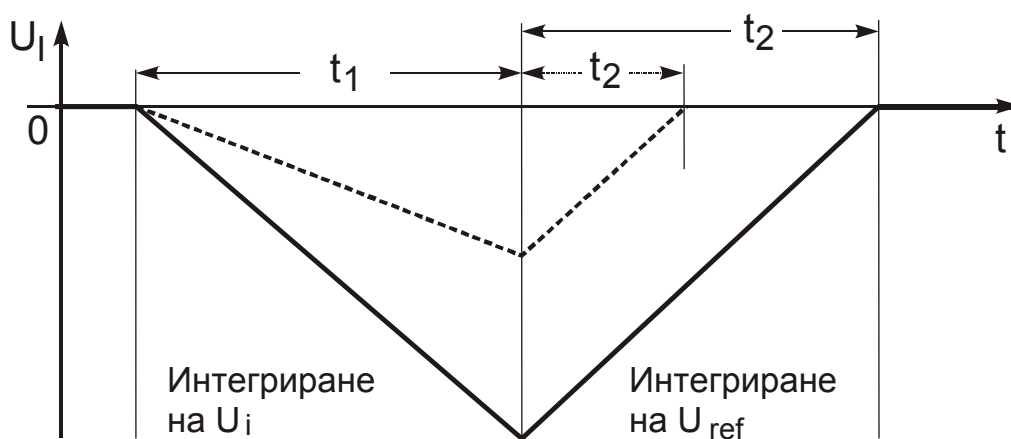
Времето за преобразуване се определя от стойността на входното напрежение и от честотата на повторение на тактовите импулси, тъй като от нея зависи скоростта на изменение на стъпалното напрежение в изхода на ЦАП.

Стартирането на ново преобразуване (измерване) може да стане чрез нулиране на брояча, при което компараторът отново разрешава запълването на брояча с импулси.

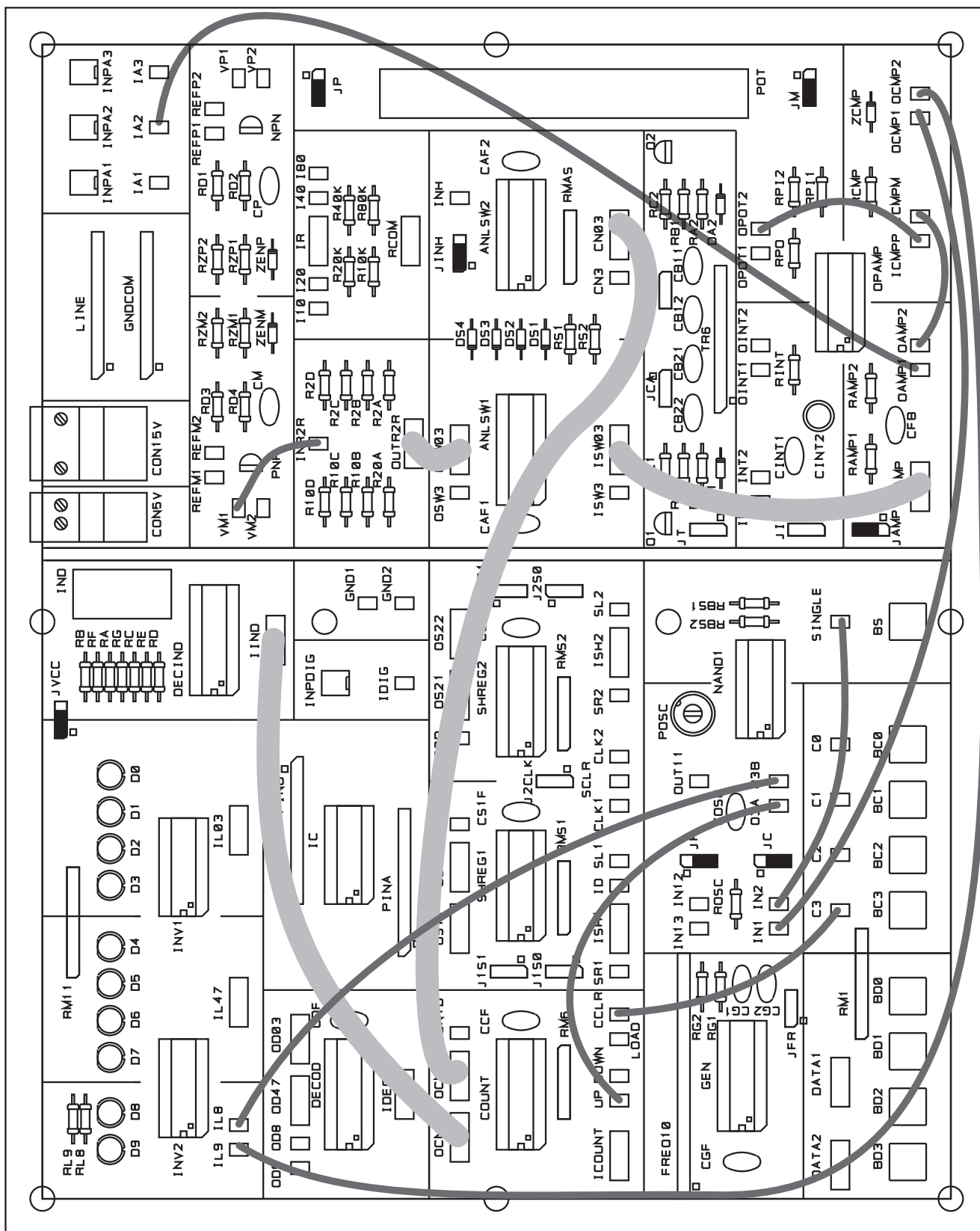
За да се реализира на макета аналогово-цифровият преобразувател, е необходимо към схемата на ЦАП с  $R-2R$  матрица да се добави компаратор (група 21) и един елемент И – НЕ (група 4). На следващата страница са показани връзките, необходими за реализация на описания аналогово-цифров преобразувател.

На времедиagramата по-долу е показан принципът на действие на АЦП от третата група – с преобразуване на входно положително напрежение във временен интервал. Принципът е известен като двутактно интегриране. През първия такт входното напрежение  $U_i$  се интегрира за строго определено време  $t_1$ . Времето обикновено се задава чрез брояч, който отброява  $n_1$  импулси с тактова честота  $T$ . В зависимост от големината на  $U_i$  напрежението в изхода на интегратора достига различни стойности. През втория такт се прави интегриране на постоянно опорно напрежение  $U_{ref}$  (с обратна полярност). Полученият временен интервал  $t_2$  зависи от големината на входното напрежение. При входно напрежение равно на опорното напрежение временния интервал  $t_2$  ще бъде равен на интервала  $t_1$ . Ако за времето  $t_2$  запълваме един брояч с импулси, то броят на импулсите  $n_2$  е пропорционален на входното напрежение. Зависимостите са показани по-долу.

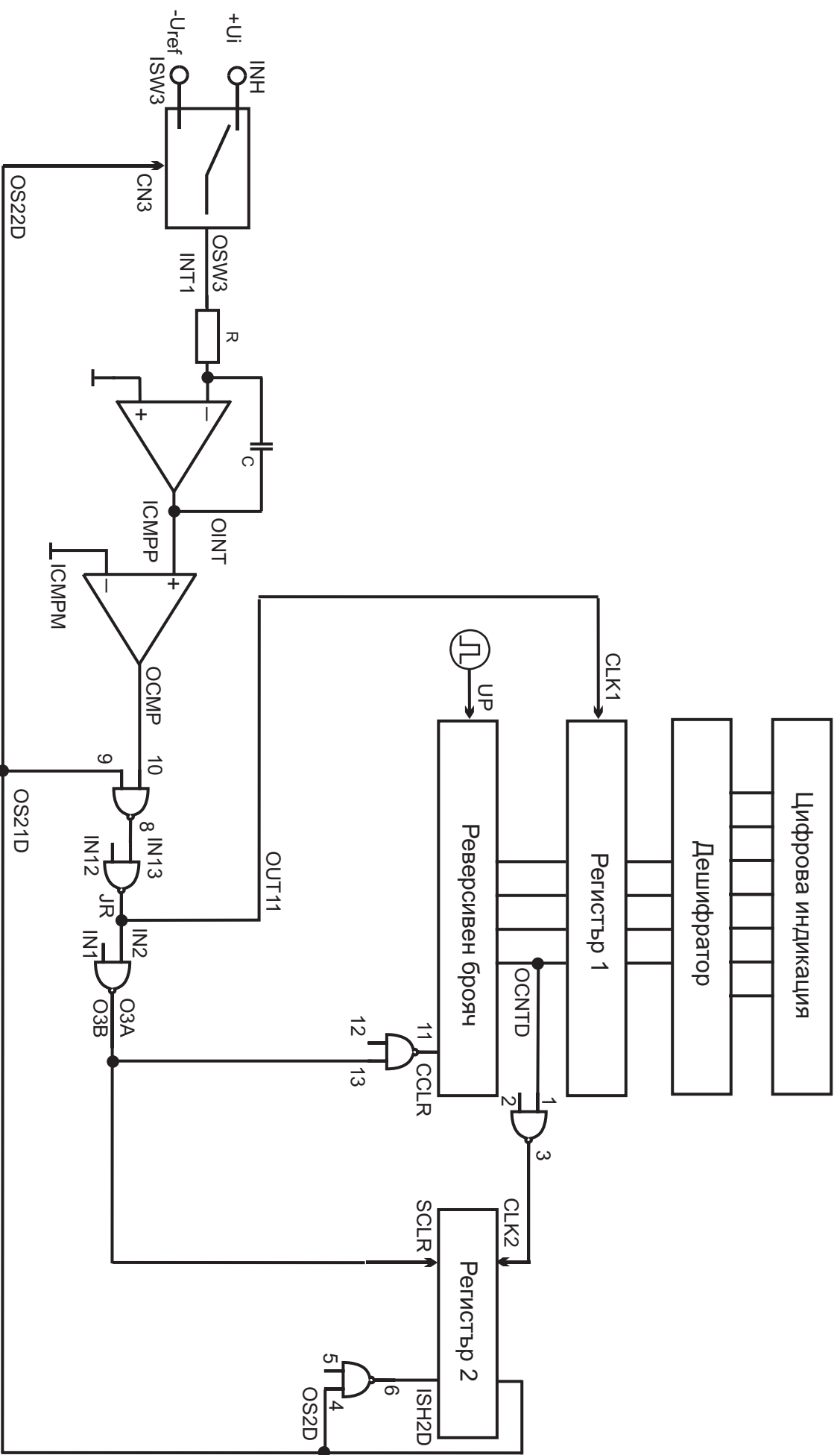
$$U_I = \frac{U_i \cdot n_1 T}{RC}; \quad t_2 = \frac{RC \cdot U_I}{U_{ref}} = n_2 T \quad Z = n_2 = \frac{U_i}{U_{ref}} n_1$$



Реализирането на този принцип на макета може да се осъществи по следната принципна схема (стр. 20). Интегрирането се извършва чрез познатия вече интегратор от група 24. За избор на напрежението за интегриране ( $U_i$  или

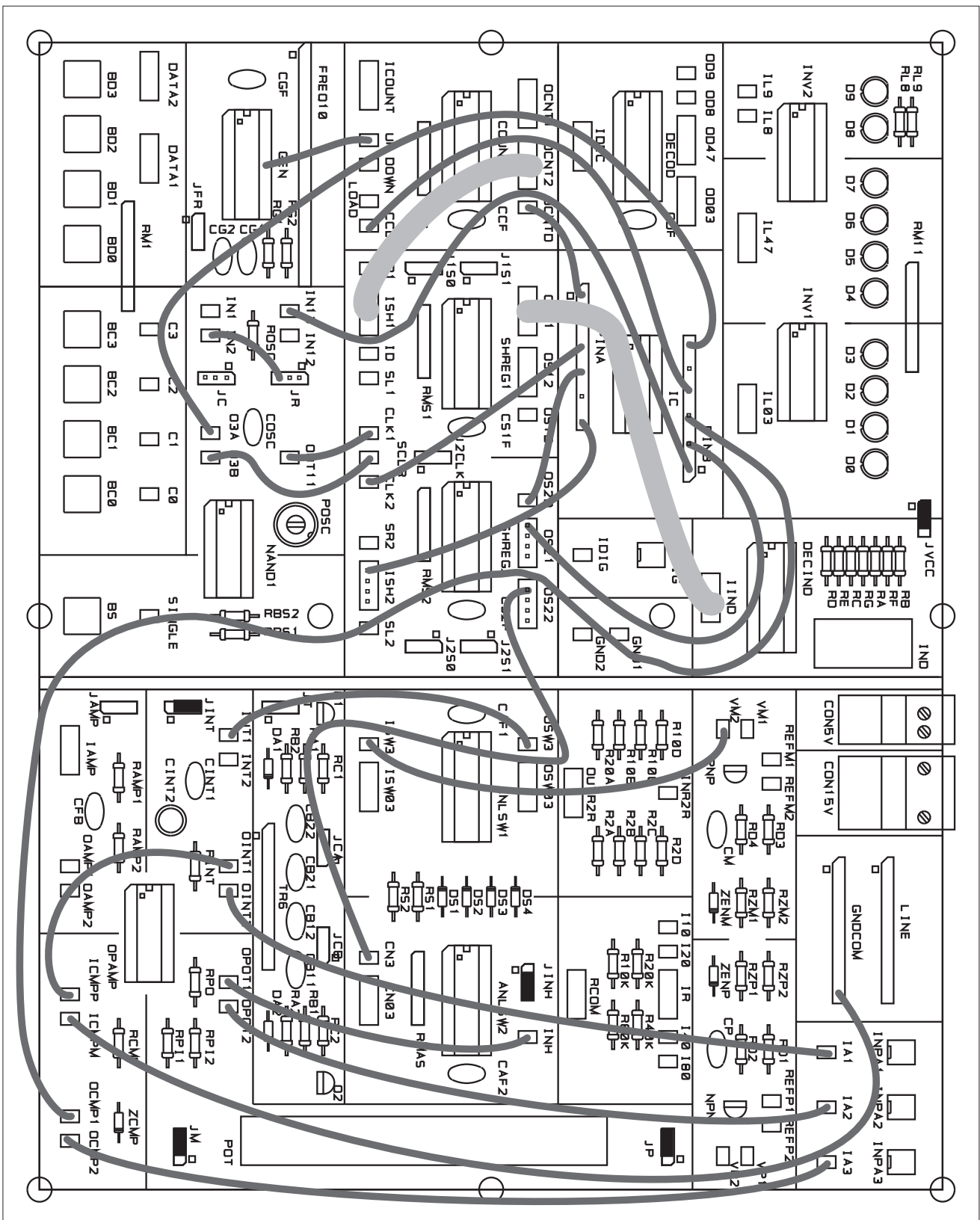


АЦП със стъпално нарастващо напрежение  $U_{ref} = -5\text{ V}$ ,  $U_i = (0+5)\text{ V}$









Управляващата логика е сравнително проста и се състои от няколко инвертора. Тази логика изпълнява две функции. Най-напред трябва да се подаде тактов сигнал (CLK1) на регистър 1, за да се запомни в него състоянието на брояча в края на интервала  $t_2$  и да се появи на индикацията – това е числото (цифровия код), което отговаря на входното напрежение. Втората функция е да се нулира броячът, с известно закъснение, определено от един инвертор. Нулирането на брояча води до поява на логическа нула на изход OS2D, към входа на интегратора отново се подава входното напрежение и се стартира автоматично следващото преобразуване.

Записът на информацията в регистър 1 и нулирането на брояча става за няколко десетки ns. Толкова кратки импулси с наличните в лабораторията осцилоскопи не може да се наблюдават.

На предходната страница са показани връзките, необходими за реализация на аналогово-цифровия преобразувател с двутактно интегриране.